К АНАЛИЗУ ЛОГИЧЕСКИХ ФУНКЦИЙ, РЕАЛИЗУЕМЫХ В ОДНОРОДНЫХ СТРУКТУРАХ

Н.А. Абрамова

(Москва)

Однородная структура (ОС) представляет собой конечный автомат, множество входов которого состоит в общем случае из подмножества управляющих входов (входов настройки)и подмножества логических (информационных) входов*). В зависимости от настройки и способа размещения обрабатываемой информации на логических входах одну и ту же ОС можно использовать для моделирования различных подавтоматов.

Возникает задача определения функций, отрабатываемых на выходах ОС при заданной настройке и размещения логических переменных. Считая, что настройка осуществляется до начала функционирования ОС, можно исключить из рассмотрения ту часть ячеек структуры, которая выполняет функции настройки, и анализировать ОС, состоящую из ячеек, выполняющих собственно обработку информации.

Задача анализа рассматривалась применительно к ОС, ячейки которых обрабатывают комбинационные логические функции с задержкой, определяемой временем срабатывания ячейки (задержка принимается постоянной для всех ячеек). Не рассматривались логические сети с петлями, т.е. анализировались только комбинационные схемы, моделируемые в ОС.

После подачи логических переменных на входы структуры, ОС ведет себя как автономный автомат, который в течение конечного

*) Для простых решетчатых структур, в которых настройка сводится к образованию каналов между не соседними ячейками, сигналы настройки могут подаваться на логические входы.

числа микротактов переходит в устойчивое состояние; при этом функции на его выходах являются искомыми логическими функциями входных переменных, которые можно определить последовательным определением функций, реализуемых в ячейках структуры после каждого микротакта.

Для ОС, представляющей собой размещение одинаковых ячеек в виде решетки, удобно представлять как промежуточные, так и окончательные результаты в виде матриц, размеры которых $m \times n$ соответствуют размерам рассматриваемого участка структуры. При этом элемент матрицы с индексом ij соответствует ячейке структуры с координатами ij, что обеспечивает достаточную наглядность. Исходные данные о настройке ячеек и размещения логических переменных также записываются в виде матриц $[X_н]$ и $[X_{вх}]$ (векторных или скалярных) размерами $m \times n$. Кроме того, записывается матрица, задающая исходное состояние структуры $[y^0]$. Предполагается, что сама структура задается с помощью некоторого оператора, определяющего алгоритм функционирования ячейки, и описания структуры соединений. Для каждого микротакта i, начиная с первого, строится пара матриц $[X^i]$ и $[y^i]$, определяющих логические функции входных переменных, которые соответственно подаются на входы и снимаются с выходов каждой из ячеек после i-го микротакта. Матрица $[y^i]$ получается применением оператора ячейки к каждому элементу матрицы $[X^{i-1}]$

$$[y^i] = F[X^{i-1}]$$

Матрица $[X^i]$ строится из матрицы $[y^i]$ перемещением элементов матрицы $[y^i]$ в соответствии с правилами, определенными для данного вида структуры.

$$[X^i] = [\overset{*}{y^i}]$$

Построение последовательности пар матриц $[X^i]$ и $[y^i]$ заканчивается, когда происходит совпадение матриц порядка $(\alpha-1)$ и α.

$$[y^{\alpha}] = [y^{\alpha-1}]$$

Тогда элементы матрицы представляют собой искомые функции.

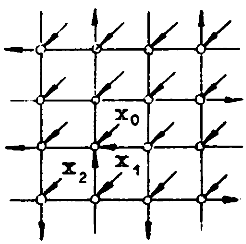
Методика анализа несколько различается для различных типов ОС: для ненастраиваемых ОС (фиксированы логические функции ячейки и соединения между ячейками), ОС с настраиваемыми связями

(логическая функция ячейки фиксирована), ОС с настройкой ячеек на одну из возможных логических функций или на функцию соединения. Незначительные различия могут быть связаны также со способом введения логических переменных в ОС (например, в каждую ячейку или по краям структуры).

Ниже иллюстрируется применение описанного метода для анализа функции в простой решетчатой ОС, имеющей жесткую структуру. Для примера выбрана структура, ячейки которой выполняют операцию

$$y = FX = x_0\,\overline{(x_1 + x_2)},$$

где x_0 - внешний вход ячейки, x_1 и x_2 - входы, получаемые от соседних ячеек соответственно по горизонтальному и вертикальному направлениям. Управляющие входы отсутствуют, т.к. операция образования канала связи между несоседними ячейками осуществляется заданием констант I на логические входы x_0 промежуточных ячеек. Структура соединений между ячейками показана на рисунке.



Правило перемещения элементов матрицы $[y^i]$ для получения матрицы $[X^i]$ для данной структуры может быть сформулировано следующим образом. Номера ячеек, из которых берутся входы x_1, получаются

для ячеек с номерами	$1j, 3j, \ldots, (2k-1)j$	заменой	j на $(j+1)$,
	$2j, 4j, \ldots, (2k)j$		j на $(j-1)$.

Номера ячеек, из которых берутся входы x_2, получаются

для ячеек с номерами	$i1, i3, \ldots, i(2l-1)$	заменой	i на $(i-1)$,
	$i2, i4, \ldots, i(2l)$		i на $(i+1)$.

Каждый элемент матрицы $[X^i]$ является двухкомпонентным $\{X^i_1, X^i_2\}$.

Определим выходные функции для следующего размещения входных переменных

$$[X_{вх}]$$

$$\begin{bmatrix} x_2 & 0 & 0 & 0 \\ I & x_1 & x_3 & I \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

Очевидно, для данной структуры исходное состояние всех ячеек (до подачи входных переменных) нулевое, и

$$[y^1] = [X_{вх}]$$

$$[X^1] \qquad [y^2]$$

$$\begin{bmatrix} 0 & x_1 & 0 & 1 \\ x_2 & 1 & x_1 & x_4/x_3 \\ 1 & 0 & x_3/x_4 & 0 \end{bmatrix} \qquad \begin{bmatrix} x_2 & 0 & 0 & 0 \\ \bar{x}_2 & 0 & x_3\bar{x}_1 & \bar{x}_4\bar{x}_3 \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

$$[X^2] \qquad [y^3]$$

$$\begin{bmatrix} 0 & 0 & 0 & \bar{x}_4\bar{x}_3 \\ x_2 & \bar{x}_2 & 0 & x_4/x_3\bar{x}_1 \\ \bar{x}_2 & 0 & x_4/x_3\bar{x}_1 & 0 \end{bmatrix} \qquad \begin{bmatrix} x_2 & 0 & 0 & 0 \\ \bar{x}_2 & x_1x_2x_3 & y_1 \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

$$y_1 = \bar{x}_4 \cdot \overline{x_3 \cdot \bar{x}_1}$$

$$[X^3] \qquad [y^4]$$

$$\begin{bmatrix} 0 & x_1x_2 & 0 & y_1 \\ x_2 & \bar{x}_2 & x_1x_2 & x_3/x_4 \\ x_2 & 0 & x_4/x_3 & 0 \end{bmatrix} \qquad \begin{bmatrix} x_2 & 0 & 0 & 0 \\ \bar{x}_2 & x_1x_2 & y_2 & \bar{x}_3\bar{x}_4 \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

$$y_2 = x_3 \cdot \overline{x_1 x_2}$$

$$[X^4] \qquad [y^5]$$

$$\begin{bmatrix} 0 & x_1x_2 & 0 & \bar{x}_3\bar{x}_4 \\ x_2 & \bar{x}_2 & x_1x_2 & x_4/y_2 \\ 0 & 0 & x_4/y_2 & 0 \end{bmatrix} \qquad \begin{bmatrix} x_2 & 0 & 0 & 0 \\ \bar{x}_2 & x_1x_2 & y_2 & y_3 \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

$$y_3 = \bar{x}_4 \cdot \overline{x_3 \cdot \overline{x_1 x_2}}$$

$$[X^5] \qquad\qquad\qquad\qquad [Y^6]$$

$$\begin{bmatrix} 0 & x_1x_2 & y_3 & 0 \\ x_2 & \bar{x}_2 & x_1x_2 & x_4/y_2 \\ 0 & 0 & x_4/y_2 & 0 \end{bmatrix} \qquad \begin{bmatrix} x_2 & 0 & 0 & 0 \\ \bar{x}_2 & x_1x_2 & y_2 & y_3 \\ 0 & 0 & 0 & x_4 \end{bmatrix}$$

$$[y^6] = [y^5]$$

Для структур с настройкой добавляется матрица настройки, в которой записываются закодированные в той или иной форме результаты настройки. Эта матрица может использоваться при построении матриц $[y^1]$, если логическая функция ячейки является настраиваемой, или при построении матриц $[X^1]$, если настраиваются соединения между ячейками ОС.

Описанный метод анализа особенно удобен, если представляет интерес динамика процесса отработки выходных функций (например, при анализе надежности). Если важен лишь окончательный результат, то для комбинационных функций начальное состояние ОС может выбираться произвольно.

Для логических сетей с петлями (моделирующих работающие в медленной тактности автоматы с памятью) результат анализа, очевидно, будет представлять частный оператор, соответствующий выбранному (или заданному) состоянию. Определение общего оператора, по-видимому, потребует предварительного анализа структуры соединений для выявления различимых состояний моделируемого автомата.