

## СРАВНИТЕЛЬНАЯ ОЦЕНКА СЛОЖНОСТИ НЕЙРИСТОРНЫХ ЛОГИЧЕСКИХ СХЕМ

*В.И. Стафеев, В.Г. Фильков*  
(Москва) (Рига)

В докладе проводится сравнительная оценка количества элементов в нейристорных схемах и схемах из элементов с сосредоточенными параметрами.

Нейристорные линии имеют ряд особенностей, благодаря которым их можно считать перспективными для однородных вычислительных сред.

В докладе приводится сравнительная оценка ряда логических схем на нейристорах со схемами на элементах обычного типа, относящихся к классам TR - транзисторно-резистивной и DR - диодно-резистивной логик.

Нейристорной схемотехнике посвящены две работы [1,2]. Сравнительная оценка сложности проводится для уже известных [1,2] и для ряда новых логических схем. В последнем случае приводятся уравнения, по которым синтезированы нейристорные схемы.

Основная трудность при сравнительной оценке сложности нейристорных схем заключалась в том, что схемы представляют собой сети из линий с распределенными параметрами, поэтому за "элемент" распределенной линии принимался отрезок, занимаемый импульсом и рефрактерным периодом после него, на линии, а также длина рефрактерного соединения.

При синтезе нейристорных схем считалось, что сигналы будут подаваться одновременно, поэтому вводились задерживающие элементы. Входы схем взаимно развязывались при помощи триггерно-рефрактерных соединений. Уравнения преобразовывались к виду, при котором нейристорные схемы имели минимальное число "элементов".

Сравнение производилось с минимизированными схемами и схемами из патентной литературы, отличавшимися минимальным числом компонент. В этих схемах подсчитывалось общее число компонент.

Элемент "ИЛИ" ( $f_1 = a + b$ ). На рис. 1 представлена нейристорная схема элемента "ИЛИ". Зависимость числа элементов  $n_H$  от числа входов  $k$  выражается как  $n_H = 2k$ .

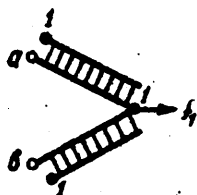


Рис.1

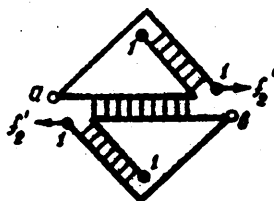


Рис.2

Наименьшим числом элементов обладает схема "ИЛИ" DR-логики. Число элементов в ней  $n_{об}$  зависит от числа входов как  $n_{об} = k+1$ . Схема TR-логики имеет зависимость  $n_{об} = 2k+1$ . Нейристорная схема уступает по простоте только схеме DR-логики.

Элемент "И" ( $f_2 = ab$ ). На рис. 2 представлена нейристорная схема, реализующая функцию "И" по формуле

$$f_2' = a \overline{ab} + b \overline{ab}.$$

Число входов схемы ограничено двумя,  $n_H = 8$ . На рис. 3 представлена нейристорная схема, реализующая функцию "И" по уравнению

$$f_2'' = (a + b)(\overline{ab} + \overline{ab}).$$

и содержащая также 8 нейристоров [2]. Схема на рис. 4 реали-

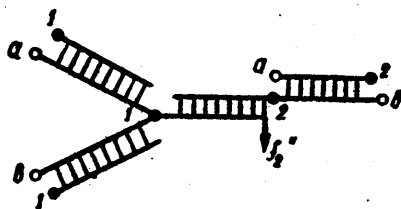


Рис.3

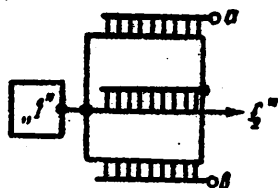


Рис.4

зует функцию "И" по уравнению

$$f_2''' = \overline{a + b}.$$

Число входов неограничено и  $n_H = 2k + 2$ . По числу элементов эта схема уступает схемам обычного типа.

Элемент "НЕ" ( $f_3 = \bar{a}$ ),  $n_H = 2$ ,  $n_{OB} = 4$ .

Элемент "ИЛИ НЕ" [2] ( $f_4 = \bar{a} \cdot \bar{b}$ ),  $n_H = 2k + 1 + 2 + \dots + k - 1$ ,  $n_{OB} = 3k + 1$  для схемы TR - логики. Нейристорная схема, представленная на рис. 5, построена по уравнению  $f_4' = \overline{a + b}$ .

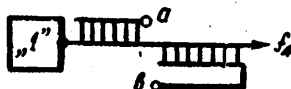


Рис.5

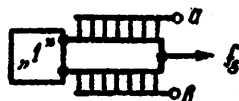


Рис.6

Элемент "И НЕ" ( $f_5 = \bar{a} + \bar{b}$ ). Число элементов нейристорной схемы, реализующей  $f_5$  и представленной на рис. 6, зависит от числа входов как  $n_H = 2k$ ,  $n_{OB} = 3k$  для схемы TR - логики.

Элемент "запрет" [I] ( $f_6 = a\bar{b}$ ),  $n_H = 2$ ,  $n_{OB} = 4$  для смешанной TR - DR - логики. Нейристорная схема дана на рис.7.



Рис. 7

Элемент "импликация" ( $f_7 = \bar{a}b + \bar{a}b + ab$ ). Нейристорная схема рис. 8 построена по уравнению

$$f_7 = \bar{a}b, \quad n_H = 4, \quad n_{00} = 6.$$



Рис. 8

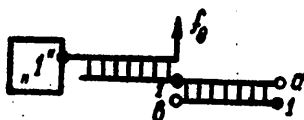


Рис. 9

Элемент "равнозначность" ( $f_8 = ab + \bar{a}\bar{b}$ ). Нейристорная схема составлена по уравнению  $f_8 = \bar{a}b + ab$  и дана на рис. 9  $n_H = 4, n_{00} = 5$ .

Элемент "И ИЛИ НЕ" ( $f_9 = \bar{a}b\bar{c} + a\bar{b}\bar{c} + \bar{a}b\bar{c}$ ). При  $k = 3, n_H = 8, n_{00} = 10$ . Нейристорная схема, данная на рис. 10, построена по уравнению  $f_9 = \bar{a}b + c$ .

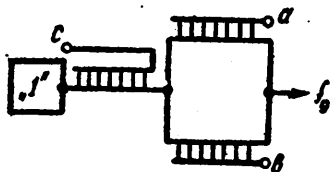


Рис. 10

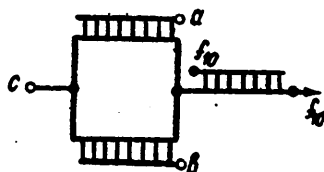


Рис. 11

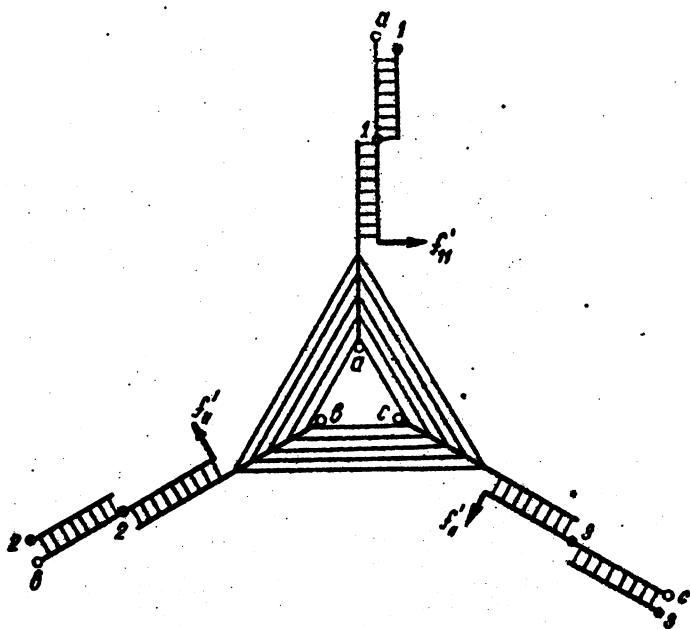


Рис. 12

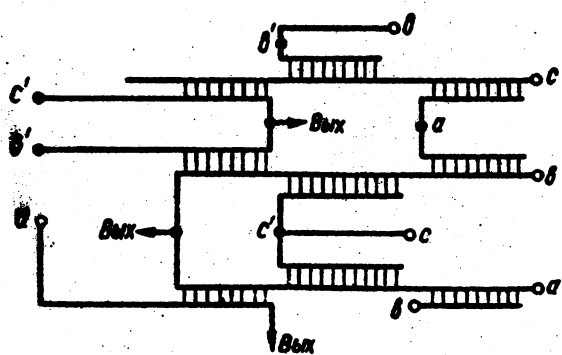


Рис. 13

Элемент "И НЕ И" ( $f_{10} = \bar{a}bc + a\bar{b}c + a\bar{b}\bar{c}$ ),  
 $n_{06} = 2k + 7$ ,  $n_H = 2k + 2$  для ТР-логики. Нейристорная  
схема на рис. 11 построена по уравнению

$$f_{10} = \bar{a}\bar{b} \cdot c.$$

"Мажоритарный элемент" ( $f_{11} = \bar{a}bc + a\bar{b}c + ab\bar{c} + abc$ ).  
Нейристорные схемы, данные на рис. 12 и 13, построены по уравнению

$$f_{11} = a[\overline{a(b+c)}] + b[\overline{b(a+c)}] + c[\overline{c(a+b)}],$$

$n_H = 15$  для схемы на рис. 12 и  $n_H = 24$  для схемы на рис. 13.  
Схема Кирхгофа на элементах обычного типа содержит  $n_{06} = 10$ .

Элемент "И" на 3 входа ( $f_{12} = abc$ ). Нейристорная схема  
на рис. 14 синтезирована по уравнению

$$f_{12} = a \cdot \bar{a} \cdot \bar{b} \cdot \bar{c} + b \cdot \bar{b} \cdot \bar{a} \cdot \bar{c} + c \cdot \bar{c} \cdot \bar{a} \cdot \bar{b}, \quad n_H = 24.$$

Трехходовая схема DR-логики имеет  $n = 4$ .

Элемент, реализующий функцию  $f_{13} = \bar{a}\bar{b}c + \bar{a}b\bar{c} + a\bar{b}\bar{c} + \bar{a}bc + a\bar{b}c$ .  
На рис. 15 представлена нейристорная схема, реализующая  $f_{13}$ ,  
построенная по уравнению

$$f_{13}^1 = \bar{a}c + \bar{a}b + \bar{a}\bar{b}$$

и имеющая  $n_H = 8$ . Схема на DR- и ТР-логики имеет

$$n_{06} = 13.$$

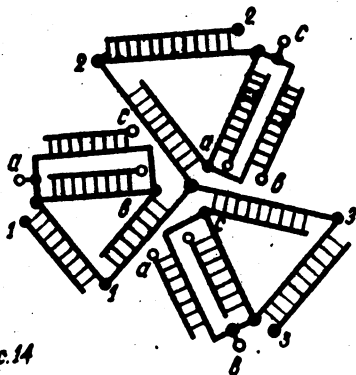


Рис. 14

Элемент, реализующий  $f_{14} = \bar{a}\bar{b}c + \bar{a}b\bar{c} + a\bar{b}\bar{c}$ . Нейрис-  
торная схема рис. 16 построена по уравнению

$$f_{14} = a(\bar{b} + \bar{c}) + b(\bar{a} + \bar{c}) + c(\bar{a} + \bar{b})$$

и содержит  $n_H = 14$ ,  $n_{об} = 28$ .

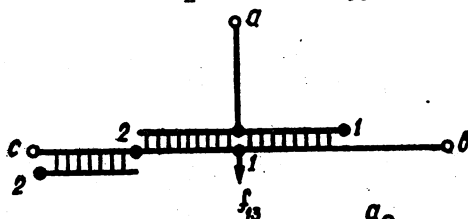


Рис. 15

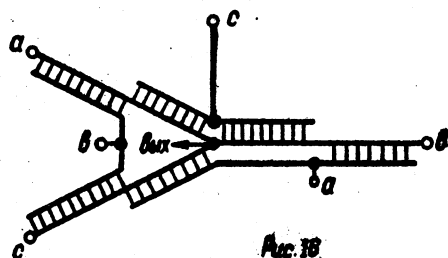


Рис. 16

В таблице I сведены результаты сравнения нейристорных и обычных логических схем, реализующих функции  $f_1 - f_{14}$ . В графе " $n_H$  мин /  $n_{об}$  мин" дано отношение минимального числа нейристоров к минимальному числу элементов в схемах из обычных компонент, реализующих соответствующие логические функции. В графе "Число нейристоров" звездочкой помечены схемы, требующие применения генераторов импульсов.

Таблица I

Ф у н к ц и я	$\frac{n_H \text{ мин}}{n_{об} \text{ мин}}$	Число нейристоров
$f_1 = a + b$	1,34	4
$f_2 = a + b$	2,0	6*
$f_3 = \bar{a}$	0,5	2*
$f_4 = \bar{a} \cdot \bar{b}$	0,71	5*
$f_5 = \bar{a} + b$	0,57	4*
$f_6 = a\bar{b}$	0,5	2
$f_7 = \bar{a}\bar{b} + \bar{a}b + ab$	0,67	4*
$f_8 = ab + \bar{a}\bar{b}$	0,8	4*
$f_9 = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + abc$	0,8	8
$f_{10} = \bar{a}bc + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c}$	0,46	6
$f_{11} = \bar{a}bc + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c} + abc$	1,5	15
$f_{12} = abc$	6,0	24
$f_{13} = \bar{a}\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}\bar{b}c + \bar{a}bc + \bar{a}\bar{b}\bar{c}$	0,61	8
$f_{14} = \bar{a}bc + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c}$	0,5	14

Сравнение нейристорных и схем на обычных элементах показало следующее.

1. Ряд логических функций реализуется на нейристорах при помощи весьма простых схем, например  $\bar{a}$ ,  $\bar{a}\bar{b}$ ,  $\bar{a}\bar{b}c + \bar{a}b\bar{c} + a\bar{b}\bar{c}$ ,  $\bar{a}bc + abc + \bar{a}\bar{b}\bar{c}$ .

При этом выигрыш в числе элементов достигает двух раз.

2. Такие логические функции, как  $a + b$ ,  $ab$ ,  $ab + ac + bc$ ,  $abc$  требуют для реализации на нейристорах значительное число элементов и имеют большую сложность, превышающую сложность схем на элементах обычного типа в случае  $abc$  в шесть раз.

3. Нейристорные схемы, реализующие функции  $\bar{a}\bar{b}$ ,  $\bar{a}\bar{b} + \bar{a}b + ab$ ,  $ab + \bar{a}\bar{b}$ ,  $\bar{a}\bar{b}c + \bar{a}b\bar{c} + \bar{a}\bar{b}\bar{c}$ ,  $\bar{a}bc + \bar{a}\bar{b}c + \bar{a}\bar{b}\bar{c} + \bar{a}bc + abc$  дают незначительный выигрыш по сложности.

4. При синтезе нейристорных логических схем уравнения следует сводить к виду

$$F = \alpha \bar{\beta}_0 + \varphi \bar{\gamma}_0 + \dots, \text{ где } \beta_0 = \beta \cdot \bar{\beta}_2, \quad \gamma_0 = \gamma \cdot \bar{\gamma}_2$$

и т.д. В таких случаях схемы, как правило, содержат наименьшее число элементов.

## Л и т е р а т у р а

1. Г. Крейн. Нейристор — новый прибор. Вопросы его применения в схемах. Труды Института радиотехников СМА, 1962, т.50, № 10..
2. В.Г. Фильков. Сумматор и логические элементы на нейристорах. — Автоматика и вычислительная техника. "Зинатне", Рига, 1966, № 14.