

УДК 681.32

## АППАРАТНАЯ ПОДДЕРЖКА МАССОВЫХ ВЫЧИСЛЕНИЙ

Я.И.Фет

Развитие архитектуры вычислительных комплексов в последнее время привлекает все большее внимание ученых и инженеров. Это объясняется тем, что сложность задач, требования к скорости их решения и объем подлежащей обработке информации непрерывно растут. Поскольку возможности увеличения физического быстродействия электронных элементов почти полностью исчерпаны, приобретает особое значение разработка новых архитектурных принципов: создание многопроцессорных комплексов, параллельных вычислительных систем, специализированных процессоров и т.д.

Одним из важных направлений развития архитектуры является использование массовых, крупноблочных операций [1,2]. Предложения о применении крупноблочных конструкций при программировании задач и их машинной реализации высказывались уже на ранних этапах развития вычислительной техники (см. обзорную статью [3]). Различные массовые операторы входят в состав современных языков программирования (*APL*, *PL-1* и др.). Однако во всех существующих универсальных ЭВМ массовые вычисления выполняются с помощью стандартных программ или микропрограмм, построенных на основе индивидуальных (скэлярных) операций, составляющих традиционную систему команд.

Если понимать эффективность вычислительной системы как отношение ее производительности (при решении достаточно широкого класса задач) к суммарной стоимости аппаратного и программного обеспечения, то переход к аппаратной реализации массовых операций может обеспечить существенное увеличение эффективности.

действительно, так как массовые операции составляют во многих задачах основную часть работы, выполнение их на специальных аппаратных модулях (параллельных процессорах) должно привести к увеличению производительности. В то же время расширение внутреннего машинного языка, повышение уровня аппаратной интерпретации [4] упрощает программирование, уменьшает стоимость математического обеспечения.

До недавнего времени главным препятствием для широкого использования "аппаратной поддержки" была сравнительная сложность специализированных процессоров и связанная с ней необходимость большого расхода аппаратуры. Однако успехи микроэлектронной технологии, непрерывное снижение стоимости интегральных схем создают сейчас реальные предпосылки для изготовления специпроцессоров и включения их в машины новой архитектуры.

### **Некоторые определения и примеры**

Введем ряд определений, необходимых для сравнения аппаратного уровня различных процессоров.

Операцию, выполняемую комбинационными схемами процессора за один такт, будем называть его базовой операцией, а набор управляющих сигналов, обеспечивающих реализацию данной базовой операции, — микрокомандой. Один процессор обычно выполняет несколько различных базовых операций, вызываемых различными микрокомандами. Из этих микрокоманд составляются микропрограммы, реализующие машинные операции (команды). В частном случае машинная операция может совпадать с базовой.

Длительность выполнения различных базовых операций, вообще говоря, различна и зависит от сложности соответствующей комбинационной сети, т.е. от конкретного содержания операции, на которую ориентирован процессор. Так, при выполнении групповых операций над массивами эта длительность может оказаться пропорциональной размерам массива. Однако при тщательном проектировании с использованием современных быстродействующих элементов она может быть сделана достаточно малой.

Таким образом, производительность процессора можно в первом приближении оценить количеством базовых операций, необ-

ходных для реализации некоторой заданной функции (операторе, программы).

В любом процесссе, реализуемом цифровой машиной, можно различать три уровня:

- аппаратный: когда обработка выполняется одной базовой операцией;
- микропрограммный: обработка сводится к выполнению некоторой машинной операции - последовательности базовых операций (микрокоманд);
- программный: выполняется последовательность машинных операций.

Всякая программа в конце концов интерпретируется последовательностью базовых операций одного или нескольких процессоров. Если базовые операции "мелкие", то их требуется больше и, следовательно, производительность невелика. По мере развития процессоров, укрупнения базовых операций та же обработка будет содержать меньшее число тактов. Кроме того, уменьшится количество вспомогательных операций, операций обращения к памяти и т.д. При этом многие машинные операции могут по-прежнему оставаться "составными", микропрограммными. Но при более высоком аппаратном уровне и они будут выполняться быстрее, обеспечивая общий рост производительности.

Приведем некоторые примеры. Базовой операцией последовательного арифметического устройства является сложение трех одноразрядных двоичных чисел. Схема, выполняющая эту операцию, - известный комбинационный трехходовой сумматор. Такая машинная операция, как сложение двух  $m$ -разрядных двоичных чисел, в последовательном арифметическом устройстве осуществляется микропрограммой (циклом) из  $m$  базовых операций.

В параллельных арифметических устройствах используются более сложные базовые операции. Так, при наличии полноразрядного комбинационного двоичного сумматора базовая операция совпадает с машинной операцией сложения  $m$ -разрядных двоичных чисел (имеются в виду положительные числа с фиксированной запятой). В некоторых машинах та же операция состоит из двух базовых: параллельное сложение с запоминанием переносов и сложение с переносами.

Машинная операция сложения произвольных двоичных чисел

с плавающей запятой обычно осуществляется микропрограммой, в которой используются несколько различных базовых операций: вычитание (порядков), сдвиг, обращение кода, собственно сложение (мантисс) и др.

С повышением аппаратного уровня содержание базовых операций становится богаче. Так, в матричных умножающих устройствах (см., например, [5]) базовой является операция умножения двоичных чисел: если на определенные входы умножающей матрицы поданы два числа – множимое и множитель, то спустя некоторое время (зависящее от длительности переходных процессов в комбинационных схемах матрицы) на соответствующих выходах вырабатывается произведение.

В ассоциативных устройствах [6] основной базовой операцией является поиск по совпадению. Эффективность ассоциативных параллельных процессоров определяется именно тем, что эта базовая операция является крупноблочной: она выполняется над целым массивом двоичных слов.

Различные примеры крупноблочных базовых операций можно найти в [7], где описаны специализированные параллельные процессоры для поиска в массиве максимального (минимального) числа, поиска всех чисел, больших (меньших) заданного и т.д. Комбинационные схемы этих процессоров представляют собой двумерные итеративные сети, синтезируемые в соответствии с принятым алгоритмом реализации крупноблочного преобразования. Базовая операция специализированного параллельного процессора в некоторых случаях может быть эквивалентна целой программе, построенной из традиционных машинных операций. Примером такой базовой операции является поиск максимума.

В последнее время в литературе появляется много сообщений о разработке специализированных устройств (процессоров), имеющих расширенный набор базовых и машинных операций.

Ряд работ посвящен различным методам аппаратной реализации элементарных функций [8-10], некоторых специальных функций [11-13], отдельных алгоритмов [14].

В специализированных процессорах систем *STARAN* [15] и *OMEN* [16] реализованы векторные вычисления на основе принципа "вертикальной обработки", предложенного в [17]. В машине *STAR-100* [18] для организации массовых параллельных вычисле-

ний используется магистральный (конвейерный) принцип.

Рост аппаратного уровня приводит к сближению базовых и машинных операций с операторами языков программирования высокого уровня. Появляется возможность строить машины с "непосредственной реализацией языков" [19]. Проекты таких машин предлагались, например, в работах [20-23].

### Выбор специализированных процессоров

Как справедливо отмечают многие авторы, существующие системы с параллельными процессорами имеют довольно жесткую структуру и плохо приспособлены для решения разнообразных задач. На наш взгляд, это объясняется тем, что до недавнего времени сложные параллельные процессоры были очень дороги. Если в состав вычислительной системы включали один процессор, ориентированный, например, на конвейерные векторные вычисления, то система неизбежно оказывалась более или менее узко специализированной. Быстрое снижение стоимости аппаратуры позволяет ставить вопрос о включении в систему нескольких специализированных крупноблочных процессоров различного назначения, которые в совокупности могли бы перекрыть достаточно широкий ассортимент операторов, обеспечив, так сказать, "универсальную специализацию" системы.

При проектировании такой системы одним из главных вопросов является выбор подходящего состава спецпроцессоров. Сколько должно быть различных процессоров? Какие операции принять в качестве базовых? Как распределить базовые операции между процессорами?

Возникает противоречие между стремлением выполнять каждую сложную массовую операцию на специально для нее предназначенному (и, следовательно, наиболее эффективном) функциональном модуле и необходимостью разумного ограничения номенклатуры модулей. Это противоречие, вероятно, можно разрешить, если учсть следующие обстоятельства.

Во-первых, каждый спецпроцессор обычно реализует не одну, а несколько базовых операций, из которых могут быть построены различные микропрограммы. Во-вторых, в рассматриваемой ситуации играет роль не конкретное содержание той или иной обработки, а только "характер" вычислительного процесса, необхо-

димого для ее реализации. Несколько разных массивовых операций могут иметь сходство по типу вычислительного процесса (а следовательно, и по требованиям к аппаратуре функционального модуля). Так, в некотором смысле однотипный характер имеют все покомпонентные арифметические операции над векторами. Несколько элементарных функций ( $\sin x$ ,  $\ln x$  и др.) можно реализовать на одном устройстве, если, например, оно ориентировано на вычисление полиномов с различными коэффициентами.

Для решения вопроса о выборе специпроцессоров можно провести некоторую классификацию вычислительных процессов, используемых в различных программах, с учетом известных аппаратных структур, наиболее подходящих для выполнения этих процессов.

Попытка такой классификации была предпринята в [24]. Для этого в качестве списка операторов были взяты составные и смешанные функции языка *APL* /360 [25]. Этот выбор определяется тем, что, например, все массивовые операторы языка *PL*-I (так называемые "встроенные функции") "вкладывается" в список операторов *APL* /360. То же относится и ко многим процедурам массивовой обработки, встречающимся на практике в прикладных и системных программах, но не имеющим соответствующих операторов в языках программирования.

Проведенный в [24] анализ массивовых операторов показал, что по "характеру" обработки их можно разделить на следующие пять классов.

1. Покомпонентные вычисления. К этому классу отнесены операторы, в которых аргументами являются один или две численных вектора, результатом — тоже численный вектор, а обработка состоит в выполнении более или менее сложного преобразования вычислительного характера. Это преобразование применяется независимо к каждой компоненте (или паре однотипных компонент) векторов-аргументов и может выполняться одновременно над всеми компонентами.

Примеры: покомпонентное сложение двух векторов, вычисление вектора значений  $\sin x$  ( $x$  — вектор).

Из известных структур массивных крупноблочных процессоров для выполнения операторов I-го класса наилучшим образом подходит процессоры ассоциативного типа (например, [6, 26]).

## 2. Редуктивные вычислительные.

К этому классу относятся массивовые операторы, в которых аргументом является численный вектор, результатом – скаляр, а обработка состоит в последовательном применении некоторой вычислительной операции ко всем компонентам вектора-аргумента. Примеры: редуктивное сложение массива, редуктивное умножение.

Большая скорость выполнения редуктивных вычислительных операций достигается в конвейерных параллельных процессорах [18, 27].

## 3. Покомпонентные логические.

К третьему классу отнесены массивовые операторы, в которых аргументами являются два численных вектора, результатом – логический вектор, а обработка состоит в выявлении некоторого логического отношения (например, равенства) между элементами каждой пары одноименных компонент векторов-аргументов. Обработка может выполняться одновременно над всеми парами компонент.

Для выполнения покомпонентных логических операций можно использовать некоторые из описанных в [7] специализированных однородных процессоров. В этих устройствах каждая из операций данного класса реализуется как базовая.

## 4. Редуктивные логические.

Сюда относятся массивовые операторы, в которых аргументом является массив двоичных чисел (или битовых строк), а результатом – подмножество элементов массива-аргумента (в частном случае, одно число или строка), связанное с исходным массивом определенной зависимостью. Обработка состоит в выполнении над аргументом специальной глобальной операции, которую можно назвать "просмотром" массива. Примеры – различного вида поиски информации: поиск максимального числа, поиск всех чисел, расположенных в заданном интервале, и т.д.

В [7] рассмотрены крупноблочные специализированные процессы с соответствующими базовыми операциями.

## 5. Перестройка массивов (редактирование).

Аргументы и результаты – массивы двоичных чисел (или битовых строк), имеющие в общем случае неодинаковые ранги и размерности. Обработка состоит в изменении структуры массива-аргумента или порядка следования его компонент. Сюда относятся так называемые "смешанные" операции *APL*, с помощью

которых выполняется сжатие и расширение векторов и матриц, перегруппировка элементов массива и т.д.

К этому же классу можно отнести вспомогательные операции обмена информацией между процессорами системы, а также между процессорами и запоминающими устройствами.

Операции 5-го класса эффективно выполняются специальными устройствами преобразования структур [28, 29]. В частности, ряд важных операций этого класса можно реализовать с помощью спецпроцессора, описанного в [30].

Процессор для перестройки массивов иногда может быть расположен "на пути" прохождения информации. При этом необходимая перестройка совмещается с обменом.

Приведенная классификация является, конечно, весьма приблизительной. С одной стороны, массивовые операторы можно было бы объединить в более крупные классы, пользуясь тем, что, например, в ассоциативном процессоре выполнимы (хотя и с меньшей эффективностью) не только покомпонентные вычислительные операции, но и операции других классов. С другой стороны, некоторые из операторов, отнесенных к одному классу, может быть, целесообразно выделить и найти для них более эффективную аппаратную реализацию. Например, для тригонометрических функций лучше использовать спецпроцессор на основе табличного или таблично-интерполяционного метода.

Тем не менее эта классификация позволяет предположить, что необходимое количество функциональных модулей невелико: 4 - 5 - 6.

Исследование возможностей реализации крупноблочных операций современными аппаратными средствами стимулирует просмотр алгоритмов с целью возможно более широкого использования таких операций (см., например, обзор [31]). Может появиться интерес к разработке новых вычислительных методов или использованию таких методов, которые были мало пригодны для традиционных машин. При этом, в свою очередь, возникнут новые требования к аппаратной реализации некоторых функций. Таким образом постепенно будет вырабатываться "удачный" в каком-то смысле состав функциональных модулей для систем новой архитектуры.

## Общая структура системы

В целом система должна представлять собой неоднородный вычислительный комплекс, состоящий из центральной машины и набора функциональных модулей. Центральная машина (универсальная ЭВМ средней мощности) выполняет роль диспетчера, осуществляет связь с внешними устройствами, хранит и обслуживает системные программы, производит простые (скалярные) обработки. Функциональные модули получают от центральной машины задания по выполнению массовых операций и реализуют их автономно.

Для эффективной работы системы требуется, конечно, хорошая организация распределения работ, загрузки массивов-аргументов и обмена промежуточными результатами.

Рассматриваемая архитектура не является новой. Мы выделяем здесь, однако, следующие особенности, которые представляются нам существенными:

- крупноблочный характер функций спецпроцессоров,
- высокий уровень аппаратной поддержки (сложные базовые операции спецпроцессоров),
- возможность обеспечить достаточную "универсальность" при небольшом числе спецпроцессоров.

Пользуясь образным определением из [32], мы можем назвать традиционную универсальную машину с ее набором скалярных операций системой "низкой квалификации". Рассмотренная выше вычислительная система с набором функциональных модулей, ориентированных на аппаратную реализацию массовых операторов, является системой "средней квалификации". Дальше можно ставить вопрос о системах "высокой квалификации", в которых аппаратная поддержка будет распространяться на более крупные обработки, на отдельные важные задачи, на часто используемые алгоритмы. К спецпроцессорам такого назначения относятся, например, сортирующие сети [33], БПФ-процессоры [14], матричные процессоры для решения систем дифференциальных уравнений [34]. По мере необходимости такие процессоры могут включаться в универсальную систему, повышая ее "квалификацию".

Если в качестве критерия оценки принять число базовых операций (тактов), необходимых для реализации какого-либо типового набора задач, то система описанной архитектуры может, по-

видимому, обеспечить высокую эффективность.

## ЛИТЕРАТУРА

1. КАНТОРОВИЧ Л.В. Пути развития вычислительных средств для решения больших задач оптимального планирования и управления. - В кн.: Оптимизация. Вып. 6 (23). Новосибирск, 1972, с. 5-7.
2. МАРЧУК Г.И., КОТОВ В.Е. Модульная асинхронная развивающаяся система (концепция). Ч.1,2. Препринт ВЦ СО АН СССР. Новосибирск, 1978.
3. КАНТОРОВИЧ Л.В. Перспективы работ в области автоматизации программирования на базе крупноблочной системы. - "Труды Мат. ин-та АН СССР", 1968, т.96, с.5-15.
4. ГЛУШКОВ В.М. и др. Вычислительные машины с развитыми системами интерпретации. Киев, "Наукова думка", 1970.
5. КАРЦЕВ М.А. Арифметика цифровых машин. М., "Наука", 1969.
6. ПРАНГИШВИЛИ И.В. и др. Однородные микроэлектронные ассоциативные процессоры. М., "Сов. радио", 1973.
7. ФЕТ Я.И. Массовая обработка информации в специализированных однородных процессорах. Новосибирск, "Наука", 1976.
8. БАЙКОВ В.Д., СМОЛОВ В.Б. Аппаратурная реализация элементарных функций в ЦВМ. Ленинград, Изд-во ЛГУ, 1975.
9. TIEN CHI CHEN. Automatic computation of exponentials, logarithms, ratios and square roots. - "IBM J. Res. Develop.", 1972, N 4, p.380-388.
10. DEVERELL J. The design of cellular arrays for arithmetic. - "Radio and Electron. Eng.", 1974, 44, N 1, p.21-26.
- II. БОИН В.П. КОЗЛОВ Л.Г., СОЛОВЬЕВ В.П. Устройство для вычисления полиномов. Авт. свид. СССР № 556446. Опубл. в бюлл. "Открытия. Изобретения. Пром. обр. Тов. знаки", 1977, № 16, с.138.
12. БОИН В.П., КОЗЛОВ Л.Г. Устройство для возведения в дробную степень. Авт. свид. СССР № 571812. Опубл. в бюлл. "Открытия. Изобретения. Пром. обр. Тов. знаки", 1977, N 33, с.148.
13. ИВАНОВ Г.Г. Устройство для определения вычетов. Авт. свид. СССР № 391561. Опубл. в бюлл. "Открытия. Изобретения. Пром. обр. Тов. знаки", 1973, № 31, с.152.

14. ЕВТЕЕВ Ю.И. и др. Аппаратурная реализация дискретного преобразования Фурье. М., "Энергия", 1978.
15. BATCHER K.E. STARAN parallel processor system hardware. - In: AFIPS NCC Proc., 1974, v.43, p.405-410.
16. HIGBIE L.C. The OMEN computers: associative array processors. - In: Proc. COMPCON 72. IEEE Comp. Soc. Conf., 1972, p.287-290.
17. SHOOMAN W. Parallel computing with vertical data. - In: AFIPS Conf. Proc., 1960 EJCC, v.18, p.111-115.
18. HINTZ R.G., TATE D.P. Control Data STAR-100 processor design. - In: Proc. COMPCON 72. IEEE Comp. Soc. Conf., 1972, p.1-10.
19. YAOHAN CHU. Direct-execution computer architecture. - In: Inform. Proc. 77 (Proc. of IFIP Congress 77). North-Holland Publ. Comp., 1977, p.7-12.
20. THURBER K.J., MYRNA J.W. System design of a cellular APL computer. - "IEEE Trans.", 1970, v.C-19, N 4, p.291-303.
21. HASSIT J.W., LYON L.E. Implementation of a high level language machine. - "Comm. ACM", 1973, 16, N 4, p.199-212.
22. СМИТ У.Р. и др. СИМВОЛ: большая экспериментальная система для изучения возможности погружения программного обеспечения в аппаратуру. - В кн.: Кибернетический сборник. Нов. сер., вып. I2. М., "Мир", 1975, с. 115-149.
23. ЯКУБА А.А. и др. Структурная интерпретация языка высокого уровня АПЛ/360. - "Управляющие системы и машины", 1974, № 6, с. 44-52.
24. ФЕТ Я.И. Реализация составных функций языка APL на специализированных однородных матрицах. - В кн.: Однородные вычислительные системы и среды. Материалы ІУ Всесоюз. конф. Ч.І. Киев, 1975, с.203-204.
25. PAKIN S. APL/360 reference manual. Sci. Research Ass., Chicago, 1968.
26. АЛЕЕВА В.Н., ФЕТ Я.И. Ассоциативный процессор для крупно-блочной обработки информации. - В кн.: Оптимизация. Вып. 15(32). Новосибирск, 1974, с.154-177.
27. ФЕТ Я.И. Реализация групповых операций на роторном конвейерном процессоре. - В кн.: Оптимизация. Вып. 6 (23). Новосибирск, 1972, с.104-115.

28. TURBER K.J. Interconnection networks - a survey and assessment. - In: AFIPS NCC Proc., 1974, v.43, p.909-919.
29. FENG T.-Y. Data manipulating functions in parallel processors and their implementation. - "IEEE Trans.", 1974, C-23, N 3, p.309-318.
30. ФЕТ Я.И. Ячейка однородной среды. Решение Госкомитета о выдаче авт. свид. по заявке № 2461268 от 29.08.77.
31. ФАДДЕЕВА В.Н., ФАДДЕЕВ Д.К. Параллельные вычисления в линейной алгебре. - "Кибернетика", 1977, № 6, с.28-40.
32. ЗАДЫХАЙЛО И.Б., КАМЫНИН С.С., ЛЮБИМСКИЙ Э.З. Вопросы конструирования вычислительных машин из блоков повышенной квалификации. - В кн.: Системное и теоретическое программирование. Новосибирск, 1972, с. I26-I35.
33. BATCHER K.E. Sorting networks and their applications. - In: AFIPS Conf. Proc., 1968, SJCC, v.32, p.307-314.
34. ИЛЬИН В.П., ФЕТ Я.И. Параллельное вычислительное устройство для решения разностных уравнений задач теории поля. Решение Госкомитета о выдаче авт. свид. по заявке № 2306000 от 30.03.77.

Поступила в ред.-изд. отдел  
15.10.1978 г.